



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **09050300 A**(43) Date of publication of application: **18.02.97**

(51) Int. Cl.

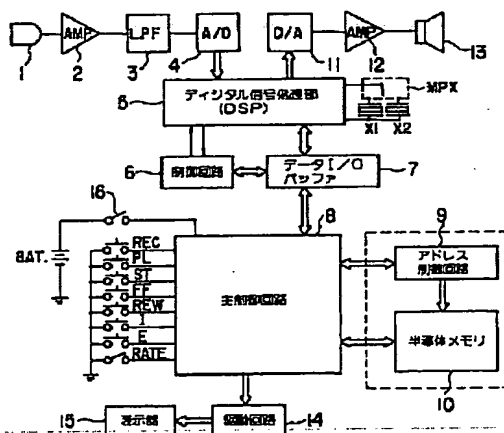
**G10L 9/18**  
**G10L 3/00**  
**G11B 20/10**  
**H03H 17/02**  
**H03H 17/02**  
**// H03M 1/12**

(21) Application number: **07202275**(22) Date of filing: **08.08.95**(71) Applicant: **OLYMPUS OPTICAL CO LTD**(72) Inventor: **ONISHI TAKASHI****(54) DIGITAL VOICE RECORDING/REPRODUCING DEVICE****(57) Abstract:**

**PROBLEM TO BE SOLVED:** To provide a digital voice recording/reproducing device without deteriorating voice quality even when a signal is processed at a low bit rate and capable of effectively using a supply current to a digital signal processing part.

**SOLUTION:** This digital voice recording/reproducing device for recording/ reproducing a digital sound signal in a semiconductor memory 10 is provided with a DSP 5 signal processing the digital sound signal at a prescribed bit rate (regular bit rate or half bit rate) before writing in the semiconductor memory 10 or after reading out from the semiconductor memory 10, a bit rate selection switch RATE selecting a required bit rate and a main control circuit 8 receiving the signal processing condition (a frequency characteristic of a post filter or the operation clock frequency of the DSP 5) of the DSP 5 according to the selected bit rate.

COPYRIGHT: (C)1997,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-50300

(43) 公開日 平成9年(1997)2月18日

(51) Int.Cl. <sup>8</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 1 0 L 9/18			G 1 0 L 9/18	H
3/00			3/00	Q
G 1 1 B 20/10	3 0 1	7736-5D	G 1 1 B 20/10	3 0 1 Z
H 0 3 H 17/02	6 0 1	9274-5J	H 0 3 H 17/02	6 0 1 H
	6 3 5	9274-5J		6 3 5 Z

審査請求 未請求 請求項の数 3 O L (全 9 頁) 最終頁に続く

(21) 出願番号 特願平7-202275

(22) 出願日 平成7年(1995)8月8日

(71) 出願人 000000376

オリンパス光学工業株式会社

東京都渋谷区幡ヶ谷2丁目43番2号

(72) 発明者 大西 孝史

東京都渋谷区幡ヶ谷2丁目43番2号 オリ

ンパス光学工業株式会社内

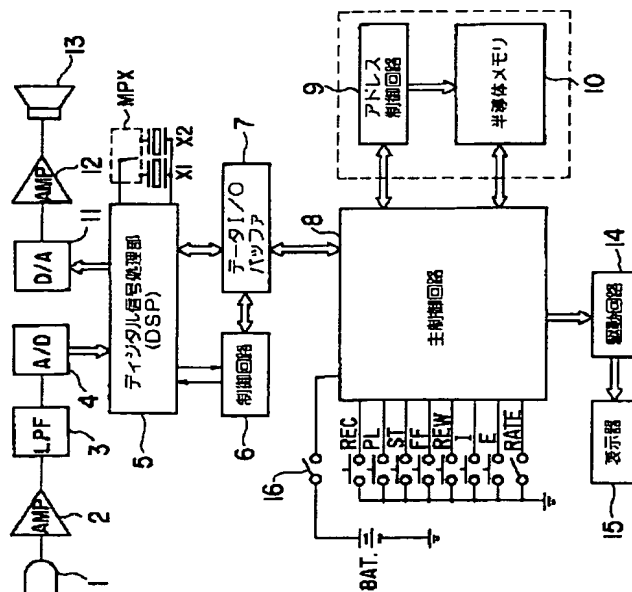
(74) 代理人 弁理士 鈴江 武彦

## (54) 【発明の名称】 デジタル音声記録再生装置

## (57) 【要約】

【課題】低いビットレートで信号処理を行っても音質の劣化がなく、かつデジタル信号処理部への供給電流を有効に使用することができるデジタル音声記録再生装置を提供する。

【解決手段】デジタル音声信号を半導体メモリ10に記録して再生するデジタル音声記録再生装置であって、半導体メモリ10への書き込みに先だって又は半導体メモリ10から読み出した後、デジタル音声信号を所定のビットレート（通常のビットレート又はハーフビットレート）で信号処理するDSP5と、所望のビットレートを選択するビットレート切り替えスイッチRATEと、選択されたビットレートに応じて、DSP5の信号処理条件（ポストフィルタの周波数特性又はDSP5の動作クロック周波数）を変更する主制御回路8とを具備する。



## 【特許請求の範囲】

【請求項1】 デジタル音声信号を記録媒体に記録して再生するデジタル音声記録再生装置であって、記録媒体への書き込みに先だって又は記録媒体から読み出した後、デジタル音声信号を所定のビットレートで信号処理する信号処理手段と、  
10 所望のビットレートを選択する選択手段と、  
選択されたビットレートに応じて、信号処理手段の処理条件を変更する変更手段と、  
を具備したことを特徴とするデジタル音声記録再生装置。

【請求項2】 信号処理手段はノイズを除去するためのノイズフィルタを含み、選択されたビットレートに応じてノイズフィルタの周波数特性を変更することを特徴とする請求項1記載のデジタル音声記録再生装置。

【請求項3】 信号処理手段はデジタル音声信号に対して圧縮符号化を行う圧縮符号化手段を含み、選択されたビットレートに応じて圧縮符号化時の動作クロック周波数を変更することを特徴とする請求項1記載のデジタル音声記録再生装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明はデジタル音声記録再生装置に関する。

## 【0002】

【従来の技術】マイクロホンより入力したアナログ信号をデジタル信号に変換して半導体メモリ等の記録媒体に記録しておき、その記録した信号をアナログ信号に変換してスピーカで再生できるデジタル音声記録再生装置が従来より知られている。

【0003】このようなデジタル音声記録再生装置においては、メモリ容量を節約するために、記憶すべきデータ量をできるだけ小さくするために何らかのデータ圧縮方法が用いられている。

【0004】例えば、特開昭63-259700号公報はADPCM方式によって音声情報を圧縮して半導体メモリに記憶する装置を開示している。さらに効率よく圧縮する方法として、近年、携帯電話等において標準の圧縮方法として用いられているVSELP (Vector Sum Excited Linear Prediction) と呼ばれるCELP (Code Excited Linear Prediction) 方式の圧縮方法がある。この圧縮方法はLPC合成フィルタの音源信号を種々のパターンからなるコードブックを用いてきわめて効率的にベクトル量子化する方法であり、ビットレートを低減しても良好な音質が得られる最も有力な方式の一つである。この圧縮方式は演算量が膨大でありかつ実時間で演算を行わせる必要があるために、高速にデジタル信号の演算を行うことができるDSP (Digital Signal Processor) が通常用いられている。

## 【0005】

【発明が解決しようとする課題】しかしながら、上記したCELP方式の圧縮方法においても、ビットレートを極端に低く、例えば半分以上にした場合は音質が劣化してしまうという欠点がある。また、上記したCELP方式の圧縮方法においてはビットレートを低くすると圧縮時の分析演算処理過程も小さくなるのが通例である。このため同一のDSPでビットレートの異なるCELP方式の圧縮アルゴリズムの演算を行わせると、ビットレートの低い圧縮アルゴリズムは演算処理量が少ないためにDSPの演算処理能力をそれほど使わなくても処理できることになる。このことはDSPの演算処理能力を十分生かすことなしに供給電源の電流が無駄に消費されていることになり、例えばDSPへの供給電源が電池であれば電池の寿命を縮めてしまうという問題点もあった。

【0006】本発明のデジタル音声記録再生装置はこのような課題に着目してなされたものであり、その目的とするところは、異なるビットレートで信号処理を行っても音質の劣化がなく、かつ信号処理手段への供給電流を有効に使用することができるデジタル音声記録再生装置を提供することにある。

## 【0007】

【課題を解決するための手段】上記の目的を達成するために、第1の発明に係るデジタル音声記録再生装置は、デジタル音声信号を記録媒体に記録して再生するデジタル音声記録再生装置であって、記録媒体への書き込みに先だって又は記録媒体から読み出した後、デジタル音声信号を所定のビットレートで信号処理する信号処理手段と、所望のビットレートを選択する選択手段と、選択されたビットレートに応じて、信号処理手段の処理条件を変更する変更手段とを具備する。

【0008】また、第2の発明に係るデジタル音声記録再生装置は、第1の発明に係るデジタル音声記録再生装置において、信号処理手段がノイズを除去するためのノイズフィルタを含み、選択されたビットレートに応じてノイズフィルタの周波数特性を変更する。

【0009】また、第3の発明に係るデジタル音声記録再生装置は、第1のデジタル音声記録再生装置において、信号処理手段がデジタル音声信号に対して圧縮符号化を行う圧縮符号化手段を含み、選択されたビットレートに応じて圧縮符号化時の動作クロック周波数を変更する。

【0010】すなわち、第1の発明に係るデジタル音声記録再生装置においては、記録媒体への書き込みに先だって又は記録媒体から読み出した後、デジタル音声信号を所定のビットレートで信号処理手段によって信号処理するときに、信号処理手段の処理条件が選択されたビットレートに応じて変更される。

【0011】また、第2の発明に係るデジタル音声記録再生装置においては、第1の発明に係るデジタル音声記録再生装置において、ノイズを除去するためのノイ

ズフィルタの周波数特性が選択されたビットレートに応じて変更される。

【0012】また、第3の発明に係るデジタル音声記録再生装置においては、第1のデジタル音声記録再生装置において、デジタル音声信号を圧縮符号化するときの動作クロック周波数が選択されたビットレートに応じて変更される。

【0013】

【発明の実施の形態】以下、図面を参照して本発明の一実施の形態を説明する。図1は本発明の一実施形態としてのデジタル音声記録再生装置のブロック構成図である。同図において、マイク1は増幅器(AMP)2と低域通過フィルタ(LPF)3とアナログ/デジタル(A/D)変換器4とを介してデジタル信号処理部(以下DSPと呼ぶ)5の第1端子に接続されている。また、スピーカ13は増幅器(AMP)12とデジタル/アナログ(D/A)変換器11を介してDSP5の第2端子に接続されている。

【0014】DSP5の第3端子はデータI/O(入出力)バッファ7の第1端子に接続されるとともに、DSP5の第4端子は制御回路6を介してデータI/Oバッファ7の第2端子に接続され、データI/Oバッファ7の第3端子は主制御回路8の第1端子に接続されている。さらにDSP5の第5端子には並列接続された2種類のクリスタルX1、X2とこれら2つのクリスタルX1、X2のいずれかを選択するためのマルチプレクサMPXとが接続されている。クリスタルX1、X2は互いに異なる動作クロック周波数を有している。

【0015】この主制御回路8の第2端子は主電源スイッチ16とバッテリーBATとを介して接地され、第3端子は録音ボタンRECに接続され、第4端子は再生ボタンPLに接続され、第5端子は停止ボタンSTに接続され、第6端子は早送りボタンFFに接続され、第7端子は早戻しボタンREWに接続され、第8端子はIマークボタンに接続され、第9端子はEマークボタンに接続され、第10端子はビットレート切り替えスイッチRATEに接続されている。

【0016】さらに、主制御回路8の第11端子は駆動回路14を介して表示器15に接続され、第12端子は着脱自在な記録媒体としての半導体メモリ10に接続され、第13端子は半導体メモリ10に接続されたアドレス制御回路9に接続されている。

【0017】上記したIマークボタンとEマークボタンはタイピストや秘書等に何らかの指示を与えるためのインデックスマークであり、以下の場合に操作される。例えば、文章録音者が本装置を使用して複数の文章を記録する場合に、IマークボタンIを操作することにより、複数文章間の優先関係を示すインストラクション(I)マークを同時に記録して、音声によって具体的に文章の優先関係をタイピストや秘書向けに指示することができ

る。また、Eマークボタンを操作することによりEマークを記録して複数文書間の区切りをタイピスト等に指示することができる。

【0018】以下に、上記した半導体メモリ10の内部構成について説明する。半導体メモリ10の内部は一時記録媒体部と主記録媒体部とで構成されている。一時記録媒体部にはSRAM、EEPROM、高誘電体メモリ、フラッシュメモリなど主記録媒体部と比較して比較的高速で読み書きが行えるものが用いられる。主記録媒体にはフラッシュメモリ、光磁気ディスク、磁気ディスク、磁気テープなどが用いられる。本実施形態ではこの内、一時記録媒体部にSRAMを用い、主記録媒体部にはフラッシュメモリを用いている。

【0019】ところで、半導体メモリ10は、本実施形態では、図2に示すような記録構成を有している。即ち、メモリ空間はインデックス部10Aと音声データ部10Bとに大きく二分されている。インデックス部10Aには、音声データ部10Bに記録される複数の音声メッセージファイル10B1、10B2、10B3、…、それぞれについての操作開始位置情報10A1と操作終了位置情報10A2、その他、符号モードや操作条件等が記録される。また、音声データ部10Bにおける現在の動作位置を示す動作位置情報10A3が記録される。

【0020】以下に上記した構成を有するデジタル音声記録再生装置の動作を説明する。音声の録音時、マイク1より得られるアナログ信号は増幅器(AMP)2により増幅され、低域通過フィルタ(LPF)3を通した後、アナログ/デジタル(A/D)変換器4によってデジタル音声信号に変換される。このデジタル信号はDSP5に入力される。DSP5は制御回路6の制御の基にデジタル音声信号を所定のビットレートで圧縮する。圧縮されたデジタル信号はデータI/Oバッファ7を介して主制御回路8へ出力される。

【0021】主制御回路8は上記した複数の操作ボタン及びスイッチの操作に応じて、DSP5と、アドレス制御回路9と、半導体メモリ10の動作を制御する。例えば録音時はアドレス制御回路9に適当なアドレス信号を与え、データI/Oバッファ7から供給されたデジタル音声信号を半導体メモリ10に記録する。

【0022】このようにして記録されたデジタル音声信号を再生する場合、主制御回路8は適当なアドレス信号をアドレス制御回路9に与え、半導体メモリ10に記録されたデジタル音声信号を読み出してデータI/Oバッファ7を介してDSP5に供給する。デジタル音声信号はDSP5によって伸張された後、デジタル/アナログ(D/A)変換器11でアナログ音声信号に変換される。このアナログ音声信号は増幅器(AMP)12によって増幅されてスピーカ13から出力される。また主制御回路8は、録音または再生動作の間、駆動回路14を制御して表示器15に動作モードなどの各種情報

を表示させる。

【0023】以下に上記したデジタル音声記録再生装置の動作を図3のフローチャートを参照してさらに詳細に説明する。電池B A Tがセットされて電源が主制御回路8に供給されると、主制御回路8は電源電圧を検出して所定の電圧以上であれば図3のフローチャートに示すような動作を開始する。

【0024】即ち、まず、主制御回路8の外部条件や内部記憶部の初期設定を行う（ステップS1）。ただしこの時点では、デジタル音声記録再生装置全体への電力供給を指示するための主電源スイッチ16はOFF状態にある。したがって初期設定を完了した後、主制御回路8は主電源スイッチ16がON状態かどうかを検出する（ステップS2）。検出の結果、主電源スイッチ16がON状態であることを検出したならば、当該デジタル音声記録再生装置全体に電力を供給するための電池B A Tと各回路との間に設けられた不図示スイッチをONにする。そして、ステップS3でメモリインデックスを読み込む。すなわち、半導体メモリ10のインデックス部10Aから操作開始位置情報10A1、操作終了位置情報10A2、その他、符号モードや操作条件等を読み込む。このとき半導体メモリ10から読み込んだデータに基づいて所定のインデックスが半導体メモリ10にあらかじめ正常に記録されているかどうか、即ち半導体メモリ10のフォーマット（初期化）が正常かどうかを判断する（ステップS4）。

【0025】ここで、メモリフォーマットが正常に行われている場合はステップS7に進んで後述する処理を行なう。一方、半導体メモリ10にフォーマットされていないものが記録されていた場合には正常ではないと判断され、半導体メモリ10のインデックス部10Aに利用条件を示す情報を入力し、且つ音声データ部10Bに“0”を入力する処理であるメモリフォーマットを行うかどうかを確認する（ステップS5）。この場合、主制御回路8は駆動回路14を制御してメモリフォーマットを行うか否かの確認表示を表示器15に行わせる。

【0026】ここで、メモリフォーマットをしないことを確認指示するボタン（停止ボタンS T兼用）が押されたとき、主制御回路8はステップS8のエラー表示のステップにおいて、駆動回路14を制御して表示器15にて半導体メモリ10が正常でないことを示す表示を行なうとともに、半導体メモリ10を取り替えるべきである旨の指示表示を行い、当該デジタル音声記録再生装置全体に電力を供給するための電池B A Tと各回路との間に設けられた不図示のスイッチをOFFする。その後、半導体メモリ10の交換のために主電源スイッチ16がOFFされるまで待機し（ステップS9）、それがOFFされたことを検出すると上記ステップS2に戻る。

【0027】また、ステップS5で、メモリフォーマット処理を確認指示するボタン（録音ボタンR E C兼用）

が押されたならば、半導体メモリ10のフォーマットを行い（ステップS6）、ステップS7に進む。

【0028】ステップS7では駆動回路14を制御して表示器15に初期設定が完了したことを示す表示を行わせ、インデックス部10Aから読み出した動作位置情報10A3に基づいて現在の動作位置を検出し（ステップS10）、駆動回路14を制御して表示器15にてその検出した現在位置の表示を行う。その後、当該デジタル音声記録再生装置の操作ボタンのいずれかが押されたかどうかを検出しながら各回路を待機状態にさせる（ステップS11）。

【0029】そして、いずれかの操作ボタンが押されたことを検出すると、まず、操作されたのが録音ボタンR E Cかどうかを検出し（ステップS12）、もし録音ボタンR E Cが押されれば、D S P 5を制御してA/D変換器4から入力される音声情報を圧縮し、アドレス制御回路9を制御して半導体メモリ10の音声データ部10Bに記録を行う録音処理に入る（ステップS13）。

【0030】操作されたのが録音ボタンR E Cでない時には、次に、再生ボタンP Lが押されたかどうかの検出を行う（ステップS14）。ここでもし再生ボタンP Lが押されていれば、アドレス制御回路9を制御して半導体メモリ10の音声データ部10Bから記録されている音声データを読み出し、これをD S P 5に送って伸長処理を施した後、D/A変換器11でアナログ信号に変換してスピーカ13から出力する再生処理に入る（ステップS15）。

【0031】また、再生ボタンP Lが押されていない時は、早送りボタンF Fが押されているかどうかを検出する（ステップS16）。もし早送りボタンF Fが押されていれば、動作位置を順次適当な速度（例えば、再生時の20倍）で早送りを行う早送り処理に入る（ステップS17）。

【0032】早送りボタンF Fが押されていなければ、早戻しボタンR E Wが押されているかどうかの検出を行なう（ステップS18）。もし早戻しボタンR E Wが押されていれば、上記早送りの場合とは逆の方向に同様の速度で動作位置の移動を行う早戻し処理に入る（ステップS19）。

【0033】上記したステップS13、S15、S17、S19の各処理中に停止ボタンS Tが押されたときは各処理から抜けて上記ステップS11に戻る。また、操作されたのが録音、再生、早送り、早戻し等のボタンでなければ、主電源スイッチ16がOFFか否かの検出と各種の設定ボタンの状態の検出を行う（ステップS20）。主電源スイッチ16がOFF操作されているときはアドレス制御回路9を制御して、半導体メモリ10のインデックス部10A内の情報を消去し、主制御回路8の内部の不図示の記憶部に記憶してあるインデックス情報を、半導体メモリ10のインデックス部10Aに転送

する(ステップS21)。このインデックス転送処理が完了すると、電池BATと各回路との間に設けられた不図示のスイッチをOFFにして(ステップS22)、上記ステップS2に戻る。

【0034】また、上記ステップS20において、主電源スイッチ16がOFFでないと判断された場合は設定ボタンの状態を検出し、その状態を内部記憶部に記憶した後、上記ステップS11に戻る。ここで、設定ボタンとは、実際に当該デジタル音声記録再生装置に別個に設けられたボタンではなく、録音ボタンREC、再生ボタンPL、停止ボタンST、早送りボタンFF、早戻しボタンREW、IマークボタンI、EマークボタンEの内の幾つかのボタンの同時押しにより代用されるボタンである。

【0035】次に、上記図3のステップS13における録音処理の詳細を図4のフローチャートを参照して更に説明する。録音ボタンRECが押されたことを検出するとこの録音処理に処理が移り、まず、ビットレート切り替えスイッチRATEにより通常ビットレートとハーフビットレートのうちどちらのビットレートが選択されているかを検出する(ステップS31)。ここで通常のビットレートが選択されている場合はマルチプレクサMPXによってクリスタルをX1に切り換える(ステップS32)。また、ハーフビットレートが選択されている場合はクリスタルをX2に切り換える(ステップS33)。これにより音声符号化時のDSP5の動作クロック周波数が設定される。そしてこのときのRATE選択情報や録音感度情報等の音声録音モードに関する情報をコマンドとしてDSP5へ転送する(ステップS34)。そして、内部記憶部に記憶しているインデックス情報(動作位置情報)に基づいて半導体メモリ10の音声データ部10Bにおける録音スタート位置を求め、この録音スタート位置に関する情報をインデックス部10Aに操作開始位置情報10A1として書き込む(ステップS35)。ここでDSP5はある所定長(例えば20ms)のデジタル音声データ群をフレームとして処理し、ここでは1フレーム分のデジタル音声データを設定された動作クロック周波数で符号化する(ステップS36)。得られた1フレーム分の符号化データは主制御回路8に転送される(ステップS37)。そして、転送された符号化データを書き込むべきアドレスを、内部記憶部に記憶されている動作位置情報に基づいて算出し、アドレス制御回路9へ出力する(ステップS38)。これと同時に、DSP5からの1フレーム分の符号化データが半導体メモリ10に送られてアドレス制御回路9の制御により音声データ部10Bに書き込まれる(ステップS39)。次にステップS40に進んで録音位置の更新を行なう。すなわち、内部記憶部に記憶している動作位置情報を更新し、この更新した値に応じてインデックス部10Aの操作終了位置情報10A2及び現在の動作位置情

報10A3を更新する。

【0036】次に、停止ボタンSTが押されているか否かを検出し(ステップS41)、押されていなければ上記ステップS35へジャンプして上記した録音処理を実行する。そして停止ボタンSTが押されたときにそのときの終了位置を確定して、この録音処理から抜け出る。

【0037】ここで、DSP5はステップS36で音声データを符号化するために、CELP符号化(分析合成形符号化)方式を利用している。このCELP符号化方式は、上記フレームを単位として分析したLPC合成フィルタの駆動音源信号を、種々の波形パターンから成るコードブックを用いてきわめて効率的にベクトル量子化する方式である。符号化されるデータは各フレームに対してRATE選択情報、有音無音音声情報、次数が10次のLPC係数のインデックス情報、LPC合成フィルタの駆動音源信号を作成するためのインデックス情報とする。また、通常ビットレートでの録音時には8Kビット/秒で符号化を行い、ハーフビットレートでの録音時は4Kビット/秒で符号化を行なう。更にこのときの演算量は通常ビットレート時は20MIPS (Million Instructions Per Second) 以内、ハーフビットレート時は12MIPS以内で処理できるように符号化を行なう。このとき上記したクリスタルX1、X2は各ビットレートに応じたものを使用している。

【0038】次に、図5のフローチャートを参照して、図3の上記ステップS15に於ける再生処理を詳細に説明する。再生ボタンPLが押されていることを検出すると再生処理に処理が移り、主制御回路8は、まず、主制御回路8から音量ボリューム値情報等の音声再生モードに関する情報をコマンドとしてDSP5へ転送する(ステップS50)。そして、半導体メモリ10の音声データ部10Bの読み出し位置をインデックス情報部10Aの動作位置情報より得て、駆動回路14を制御して表示部15に表示する(ステップS51)。そして、半導体メモリ10の音声データ部10Bから音声情報の読み込みを行うため、内部記憶部に記憶している動作開始位置情報に基づいて算出したアドレスをアドレス制御回路9へ出力する(ステップS52)。主制御回路8はこのアドレスに従って半導体メモリ10の音声データ部10Bより1フレームの音声符号化データを読み込む(ステップS53)。次にこの読み込まれた1フレーム分の音声符号化データをDSP5に転送し(ステップS54)、1フレーム分の音声符号化データの合成処理を行う(ステップS55)。

【0039】次に主制御回路8の処理はステップS56に進んで再生位置の更新を行なう。すなわち、内部記憶部に記憶している再生位置(動作位置)情報を更新し、またインデックス部10Aの現在の動作位置情報10A3を更新する。その後、停止ボタンSTが押されているかどうかを検出する(ステップS57)。もし押されて

いればこの再生処理を抜け出すが、押されていないければ上記ステップS53へ戻って、再生処理を続ける。

【0040】次に、上記ステップS55に於ける1フレーム分の音声符号化データの合成処理について図6のフローチャートを参照して詳細に説明する。DSP5に送られた1フレーム分の音声符号化データより駆動音源信号を生成し（ステップS60）、10次のLPC合成フィルタによって音声合成処理を行なって音声合成信号を生成する（ステップS61）。そして音声符号化時のRATE選択情報に基づいて通常ビットレートとハーフビットレートのうちどちらのビットレートが選択されているかを判断し（ステップS62）、通常ビットレートが選択されていれば、通常ビットレート用のポストフィルタ、すなわちノイズを除去するためのノイズフィルタに音声合成信号を通してポストフィルタ処理（ノイズ除去処理）を行い（ステップS64）、ハーフビットレートが選択されていればハーフビットレート用のポストフィルタに音声合成信号を通してポストフィルタ処理を行なう（ステップS63）。

【0041】図7は上記したポストフィルタの構成を示す図であり、3段のフィルタをカスケード接続した構成を有する。1段目のフィルタは次数が10次のゼロフィルタ23であり、遅延器T1乃至T10と、各遅延器で遅延された音声信号に所定の係数を乗算する乗算器M1乃至M10と、遅延なしの音声信号に各乗算器からの乗算結果を加算する加算器20とから構成される。乗算器M1乃至M10の係数としては、10次のLPC係数 $a_1 \sim a_{10}$ を周波数帯域拡張した係数 $a_{\exp 1} \sim a_{\exp 10}$ に重み0.75をかけた係数 $a_{\alpha 1} \sim a_{\alpha 10}$ を用いる。

【0042】2段目のフィルタは10次のポールフィルタ24であり、遅延器T1乃至T10と、各遅延器で遅延された音声信号に所定の係数を乗算する乗算器M11乃至M20と、遅延なしの音声信号に各乗算器からの乗算結果を加算する加算器21とから構成される。乗算器M11乃至M20の係数としては、上記周波数帯域拡張した係数 $a_{\exp 1} \sim a_{\exp 10}$ に重み0.5をかけた係数 $a_{\beta 1} \sim a_{\beta 10}$ を用いる。3段目のフィルタは次数が1次のゼロフィルタ25であり、遅延器Tと、遅延器Tによって遅延された音声信号に所定の係数を乗算する乗算器Mと、この乗算器Mからの乗算値と遅延なしの音声信号とを加算する加算器22とから構成される。乗算器Mの1次の係数は、2段目のポールフィルタ24の乗算器M11の1次の係数 $a_{\beta 1}$ に重み0.5をかけた値bとする。

【0043】ここで、ビットレート切り替えスイッチRATEによって通常ビットレートが選択されている場合は上記3段目の1次のゼロフィルタ25の乗算器Mの1次の係数bが0よりも大きい値か否かを検出して、0よりも大きい値であればこの係数値bを0に設定し、負で

あれば上記係数値bに設定してフィルタリングを行う。一方、ハーフビットレートが選択されている場合、ポストフィルタは上記3段目の1次のゼロフィルタ25の乗算器Mの1次の係数bに-1をかけた値-bを用いてフィルタリングを行う。このように、本実施形態ではポストフィルタの周波数特性が選択されたビットレートに応じて変更される。

【0044】上記した実施形態によれば、選択されたビットレートに応じてポストフィルタの周波数特性を変化させるようにしたので、ビットレートを低くしても音質の劣化がなくなる。また、圧縮符号化を行なうDSP5の動作クロック周波数をビットレートに応じて変化させるので消費電流の大きさもこれに応じて変化するようになる。これにより供給電源が節約されてDSP5への供給電流を有効に使用することができる。

【0045】上記したように、本実施形態のデジタル音声記録再生装置は、デジタル音声信号を記録媒体

（半導体メモリ10）に記録して再生するデジタル音声記録再生装置であって、記録媒体への書き込みに先だって又は記録媒体から読み出した後、デジタル音声信号を所定のビットレート（通常のビットレート又はハーフビットレート）で信号処理する信号処理手段（DSP5）と、所望のビットレートを選択する選択手段（ビットレート切り替えスイッチRATE）と、選択されたビットレートに応じて、信号処理手段の処理条件（ポストフィルタの周波数特性又はDSP5の動作クロック周波数）を変更する変更手段（主制御回路8）とを具備している。

【0046】ここで、信号処理手段はノイズを除去するためのノイズフィルタ（ポストフィルタ）を含み、選択されたビットレートに応じてノイズフィルタの周波数特性を変更する。ここでは、1次のゼロフィルタ25の係数を0又はbと-bとの間で切り替える。

【0047】また、信号処理手段はデジタル音声信号に対して圧縮符号化を行う圧縮符号化手段（DSP5）を含み、選択されたビットレートに応じて圧縮符号化時の動作クロック周波数を変更する。

【0048】

【発明の効果】請求項1、請求項2、請求項3に記載の発明によれば、異なるビットレートで信号処理を行っても音質の劣化がなく、かつ信号処理手段への供給電流を有効に使用することができる。

【図面の簡単な説明】

【図1】本発明の一実施形態としてのデジタル音声記録再生装置のブロック構成図である。

【図2】半導体メモリの記録構成を示す図である。

【図3】デジタル音声記録再生装置の全体動作を説明するためのフローチャートである。

【図4】図3のフローチャート中の録音処理の詳細を説明するための動作フローチャートである。

11

【図5】図3のフローチャート中の再生処理の詳細を説明するための動作フローチャートである。

【図6】図5のフローチャート中の1フレーム分の音声符号化データの合成処理（ステップS55）の詳細を説明するための動作フローチャートである。

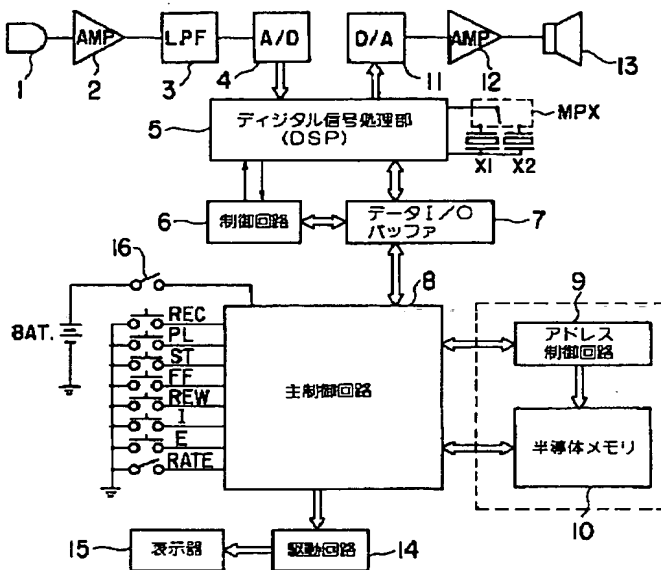
【図7】ポストフィルタのブロック構成を示す図である。

【符号の説明】

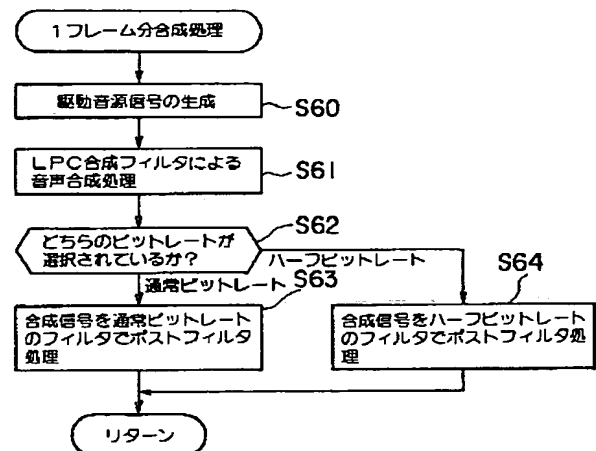
1…マイクロホン、2、12…増幅器（AMP）、3…低域通過フィルタ（LPF）、4…アナログ／デジタル（A/D）変換器、5…デジタル信号処理部（DS

P）、X1…通常ビットレート時のクリスタル、X2…ハーフビットレート時のクリスタル、MPX…クリスタル切り替えのためのマルチプレクサ、6…制御回路、7…データ入出力（I/O）バッファ、8…主制御回路、9…アドレス制御回路、10…半導体メモリ、11…デジタル／アナログ（D/A）変換器、13…スピーカ、14…駆動回路、15…表示器、16…主電源スイッチ、REC…録音ボタン、PL…再生ボタン、ST…停止ボタン、FF…早送りボタン、REW…早戻しボタン、I…Iマークボタン、E…Eマークボタン、RATE…ビットレート切り替えスイッチ。

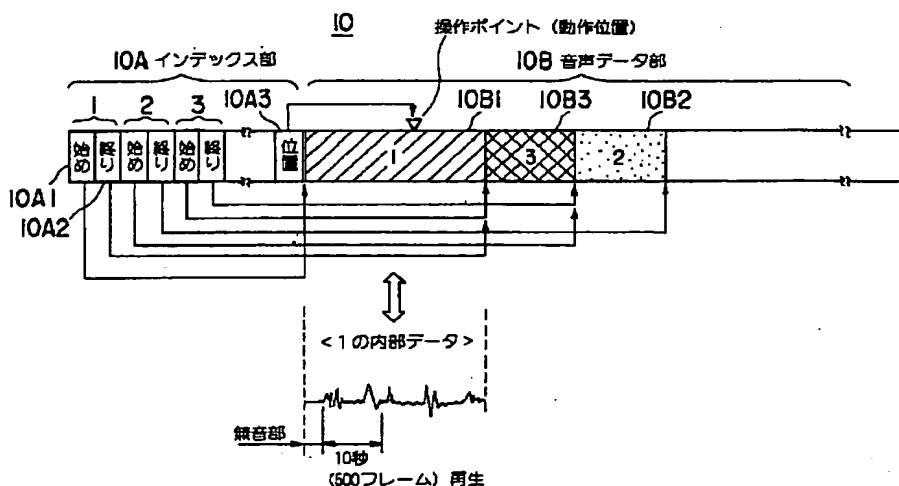
【図1】



【図6】

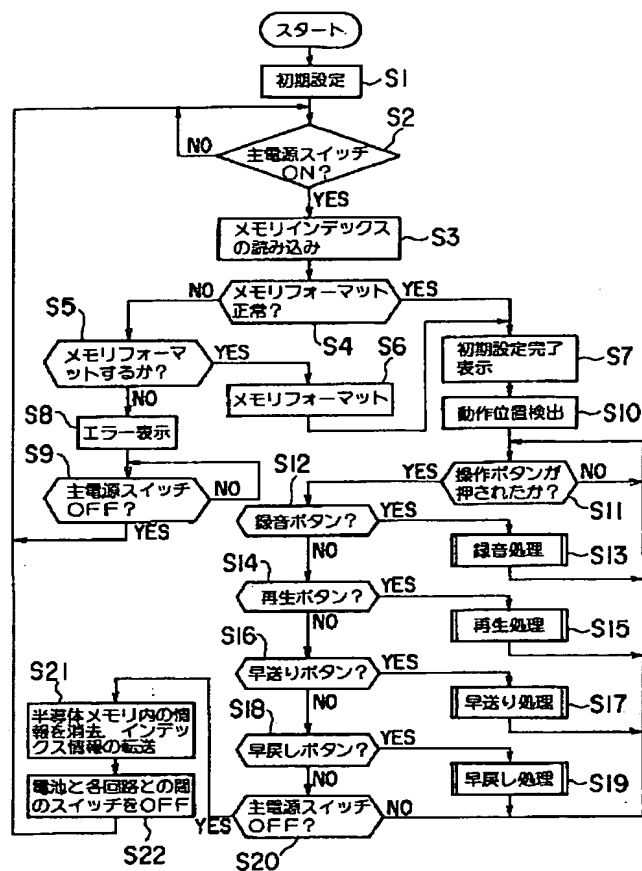


【図2】

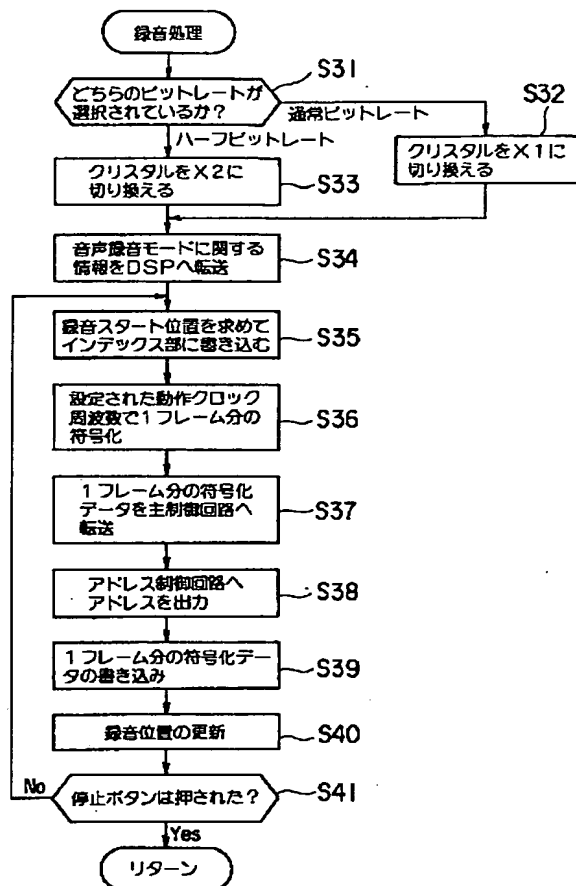




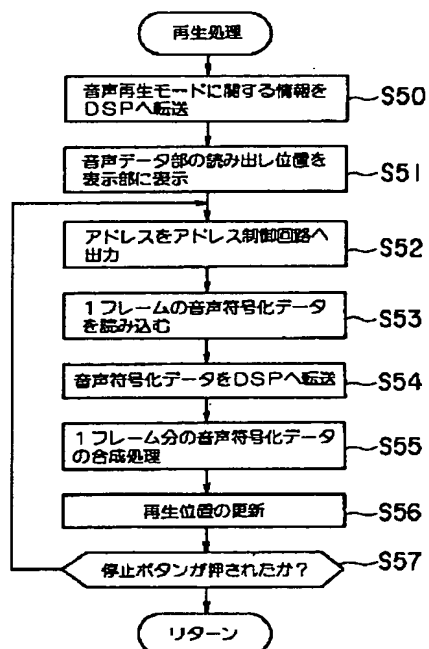
【図3】



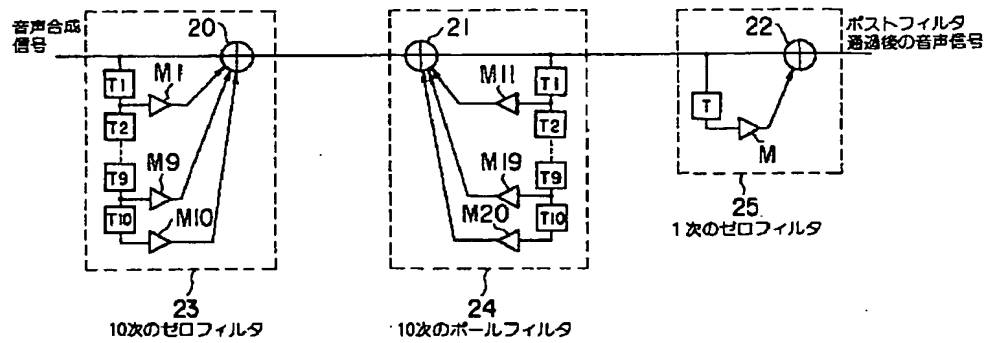
【図4】



【図5】



【図7】



フロントページの続き

(51) Int. Cl. 6

識別記号

庁内整理番号

F I

技術表示箇所

// H 0 3 M 1/12

H 0 3 M 1/12

B